

DEDICATION

To our family and friends, who have supported us to be what we are today.

To our teachers, who have guided us on the road of science.

ACKNOWLEDGMENT

The work presented in this thesis was initially suggested and continually supported by our advisor, Dr. Sami H.O. Salih. We are grateful for his guidance, support and encouragement.

Sincere thanks to Mr. Nazar for his help and efforts with setting up the environment for the experiments. We owe many thanks to our colleague Hind Mahmmoud and Kelvin Le for critiquing and helping us to refine many of the ideas in this thesis.

We gratefully acknowledge the support and resources provided by the embedded system Lab for this work. We would like to thank Mr.Pulkit Singh for his help with providing the required resources for performing the experiments.

ABSTRACT

This project is about implementing the IEEE 802.11b/g MAC Layer using VHDL Language in field programmable gate array (FPGA). The first IEEE802.11 is introduced in 1997. It supports 1 and 2 Mbps transmission rates at 2.4GHz band. IEEE802.11a and IEEE802.11b were released in 1999 September. IEEE802.11a supports 6 to 54Mbps transmission rate with orthogonal frequency-division multiplexing (OFDM) at 5 GHz and IEEE802.11b supports 1 to 11Mbps with DSSS at 2.4GHz. The IEEE802.11g was ratified in 2003 June. It operates at 2.4 GHz same as IEEE802.11b but maximum transmission rate is 54 Mbps with OFDM same as IEEE802.11a. Although wireless communications are considerably advance nowadays, but continuous researches and developments are essential requirements to bring wireless communication performance a leap further forward. There are two types of widely used hardware description languages i.e. Verilog HDL with C language like syntax, and the VHDL. A Field-Programmable Gate Array (FPGA) is a device that consists of an array of basic logic cells that can be configured after fabrication using a certain programming technology. A software-defined radio is a radio in which some or all of the physical layer functions are software defined. FPGA-based SDR can support high data rates and high bandwidth waveforms in a relatively compact and low-power package.

المستخلص

هذه الاطروحة تهدف الي تطبيق بروتوكول IEEE 802.11 b/g في الاجهزة القابلة للبرمجة عن طريق استخدام لغة VHDL على مصفوفة البوابات القابلة للبرمجة FPGA. اول بروتوكول لل IEEE802.11 تم تقديمه عام 1997. يدعم سرعات بين 1 و 2 ميجابت في الثانية بتردد 2.4 جيجاهيرتز. IEEE802.11a و IEEE802.11b تم اصدارهما في عام 1999. الاول يدعم سرعات بين 6 و 54 ميجابت في الثانية باستخدام تقسيم التردد المتعامد (OFDM) بتردد 5 جيجاهيرتز, الثاني يدعم سرعات بين 1 و 11 ميجابت في الثانية باستخدام تسلسل انتشار الطيف المباشر (DSSS) بتردد 2.4 جيجاهيرتز. في يناير من العام 2003 تم تقديم بروتوكول IEEE802.11g الذي يعمل على تردد 2.4 جيجاهيرتز مثل البروتوكول IEEE802.11b ويدعم سرعة اقصاها 54 ميجابت في الثانية ويستخدم تقسيم التردد المتعامد (OFDM) مثل بروتوكول IEEE802.11a.

بالرغم من ان الاتصالات اللاسلكية متقدمة بصورة ملحوظة هذه الايام, الا ان الابحاث و التطورات المتواصلة ضرورية للارتقاء بالاتصالات اللاسلكية بمزيد من التطور. هنالك نوعان من لغات وصف الأجهزة مثل لغتي Verilog التي يشبه تركيب جملها لغة السي, ولغة VHDL. مصفوفة البوابات القابلة للبرمجة FPGA عبارة عن جهاز يتكون من مصفوفة من الخلايا المنطقية التي يمكن برمجتها بعد التصنيع باستخدام لغات برمجة معينة مثل لغات وصف الاجهزة. الراديو المحدد بالبرمجة (SDR) عبارة عن راديو بعض او كل وظائف الطبقة المادية يتم التعريف عنها عن طريق البرمجة. الراديو المحدد بالبرمجة المبني على مصفوفة البوابات القابلة للبرمجة يستطيع دعم معدل نقل بيانات عالي و عرض حزمة واسع في اجهزة صغيرة نسبيا وباستخدام طاقة اقل.

TABLE OF CONTENTS

الاستهلال.....	i
DEDICATION.....	ii
ACKNOWLEDGMENT.....	iii
ABSTRACT.....	iv
المستخلص.....	v
TABLE OF CONTENTS.....	vi
TABLE OF FIGURES.....	ix
LIST OF ABBREVIATIONS.....	x
INTRODUCTION.....	1
1.1preface	2
1.2 problem statement	2
1.3 proposed solution	4
1.4Objectives	4
1.5 Methodology	4
1.6 Thesis Outlines	5
IEEE 802.11 OVER REPROGRAMMABLE DEVICES.....	6
2.1 IEEE 802.11 Over reprogrammable Devices.....	7
2.2 Pre-configuration of kit	19
OVERVIEW OF SOFTWARE DEFINED RADIO	20
3 Software Defined Radio	21
3.1Preface.....	21

3.2The Wireless Innovation Forum.....	22
3.3Software Defined Radio Architecture.....	23
3.4Digital Aspects of SDR.....	25
3.5Software Defined Radio Technologies.....	26
3.5.1Co-existence and Dynamic Configurability.....	27
3.5.2 Connectivity of Different Modules.....	27
3.6Challenges of SDR.....	29
3.6.1Cost and power.....	29
3.6.2Complexity.....	29
3.6.3Limited Scope.....	30
3.7FPGA-Based SDR.....	30
3.7.1Separate Configurations.....	31
IMPLEMENTATION OF IEEE 802.11 ON FPGA.....	33
4.Implementation of IEEE 802.11 on FPGA.....	34
4.1System Overview.....	34
4.2Hardware Used.....	34
4.2.1The FPGA Board.....	34
4.2.1.1Explanation of System Architecture.....	35
4.2.1.2Functional Explanation of Development.....	35
4.2.2 RF Module.....	36
4.3Modes of Operation.....	36
4.3.1 Idle mode.....	37
4.3.2 Transmit Mode.....	37

4.3.2.1Rf initializer.....	38
4.3.2.2 Header.....	38
4.3.2.2 CRC(cyclic redundancy check).....	39
4.3.3 Receive Mode.....	39
4.4 Algorithm State Machine.....	40
4.5 Configuration of Module and VHDL Code.....	41
4.5.1 Configuration The Visual Basic.....	41
4.5.2 Visual Basic Code Pseudo code.....	41
4.6 VHDL Code	42
4.6.1 VHDL of Transmitter Pseudo Code.....	42
4.6.2 VHDL of Receiver Pseudo Code.....	44
CONCLUSION AND FUTURE WORK.....	46
5 Conclusion and Future Work.....	47
5.1Conclusion	47
5.2Future Works.....	47
REFERENCES.....	48
APPENIX A-B-C.....	51-68

TABLE OF FIGURES

Figure no.....title.....page no	
2.1 comparing different wireless technologies	9
2.2 Conceptual block diagram of FPGA	16
4.1 Illustrates the architecture of systems	34
4.2 Illustrates the RF module	36
4.3 Illustrates the operation	37
4.4 Illustrates internal command of RF module	38
4.1 Illustrates the ASM	40
4.1 Illustrates visual basic program	41

LIST OF ABBREVIATIONS

ADC	Analog-to-Digital Converter
ASIC	Application-Specific Integrated Circuit
BSS	Basic Service Set
CPU	Central Processing Unit
CSMA/ CA	Carrier Sense Multiple Access/ Collision Avoidance
DSP	Digital Signal Processor
DSS	Direct Sequence Spread Spectrum
FHSS	Frequency Hopping Spread Spectrum
FPGA	Field Programmable Gate Array
HDL	Hardware Description Language
IEEE	Institute for Electrical and Electronics Engineers
MAC	Medium Access Control
MIPS	Millions of Instructions per Second
OFDM	Orthogonal Frequency-Division Multiplexing
RAM	Random Access Memory
RF	Radio Frequency
ROM	Read Only Memory
SDR	Software Defined Radio
SNR	Signal to Noise Ratio
VHDL	VHSIC Hardware Description Language
VHSIC	Very High Speed Integrated Circuit
WIFI	Wireless Fidelity